# PATENT ABSTRACTS OF JAPAN

(11)Publication number:

06-175157

(43)Date of publication of application: 24.06.1994

(51)Int.Cl.

G02F 1/136

G02F 1/133

G02F 1/1335

H01L 29/784

(21)Application number : 04-329622

(71)Applicant: SEIKO EPSON CORP

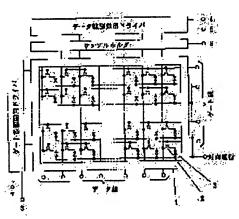
(22)Date of filing:

09.12.1992

(72)Inventor: MURAIDE MASAO

## (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY

(57)Abstract:



PURPOSE: To make an allowance in aligning precision when a liquid crystal display device is built up into a television, a video movie, a projector, etc., to simplify the packaging and to reduce a cost by forming the parting of the peripheral part of an image display region on a TFT substrate.

CONSTITUTION: By forming a light shielding layer 1 on the peripheral part of the pixel region on the substrate side of a TFT (thin film transistor) in an active matrix type liquid crystal display, a parting is formed on the peripheral part of an image display region and the image display region is defined. The active

matrix type liquid crystal display also incorporates a driver for driving data line and a driver for driving gate line on the same substrate as that of the pixel. The data line transmits successively a video signal fetched into a sample holder to a pixel, a scanning signal is imparted to the gate line and a TFT 2 turned on by the scanning signal writes a video signal fetched into the data line in a liquid crystal cell 3. This liquid crystal is used as a dynamic memory.

## **LEGAL STATUS**

[Date of request for examination]

28.12.1998

[Date of sending the examiner's decision 27.06.2000

of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3244552

[Date of registration] 26.10.2001

[Number of appeal against examiner's 2000-011694

decision of rejection]

[Date of requesting appeal against

27.07.2000

examiner's decision of rejection]

[Date of extinction of right]

# \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

		T R	10
اب	LΑ	11/	ハン

# [Claim(s)]

[Claim 1] The active-matrix mold liquid crystal display characterized by having abandonment in the image display field periphery section by forming a protection-from-light layer on a TFT substrate on a transparence insulation substrate in the active-matrix mold liquid crystal display which constitutes the pixel which has a thin film transistor (TFT is called hereafter) component in the shape of a matrix.

[Claim 2] Said protection-from-light layer is an active-matrix mold liquid crystal display according to claim 1 characterized by using a metal, metallic compounds, or a black system organic thin film.

## DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to an active-matrix mold liquid crystal display.

[0002]

[Description of the Prior Art] Conventionally, since the pixel electrode 19 and the data line 17 formed TFT in this layer as shown in <u>drawing 8</u>, the data line was not able to become the maximum upper layer, and TFT which constitutes the pixel switching device of an active-matrix mold liquid crystal display was not able to form a protection-from-light layer between the data lines, and was not able to form abandonment in the image display field periphery section. Therefore, as shown in <u>drawing 9</u>, abandonment was formed in the color filter (CF is called hereafter) 23 periphery section on the opposite substrate 22 in the protection-from-light layer 27. [0003]

[Problem(s) to be Solved by the Invention] As an approach of sticking the TFT substrate 26 and the opposite substrate 22, although the sealing compound 22 is stiffened by UV irradiation, in order to protect the TFT component currently formed in the image display field 25, ultraviolet—rays light is irradiated from an opposite substrate side in this case. In order that the protection—from—light layer 27 on an opposite substrate may not let ultraviolet—rays light pass, in order to stiffen a sealing compound 24 certainly, it must prepare the transparence insulating region for seals from CF periphery section protection—from—light layer 27 on an opposite substrate to an opposite substrate edge. Since the protection—from—light field area used as abandonment of the image display field periphery section is unexpandable with said

transparence insulating region, the doubling precision at the time of including in a module is required, and it has a trouble used as the hindrance of simplification of mounting, and low-cost-izing. Moreover, expansion of the image display field 25 by the side of a TFT substrate cannot be aimed at, but it also has the trouble that an increment and image display field of the number of pixels serve as hindrance of detailed-izing that the numerical aperture which is the rate which penetrates the light of a back light cannot be improved.

# [0004]

[Means for Solving the Problem] The arc TIBU matrix type liquid crystal display which constitutes the pixel which has a TFT component on the transparence substrate of this invention in the shape of a matrix is characterized by having abandonment in the image display field periphery section by forming a protection—from—light layer on a TFT substrate. Said protection—from—light layer is characterized by using a metal, metallic compounds, or a black system organic thin film.

## [0005]

[Example] The block diagram of the TFT substrate of the active-matrix mold liquid crystal display of this invention is shown in drawing 1. The image display field is clarified by forming the protection-from-light layer 1 in the TFT substrate side pixel field periphery section of the active-matrix mold liquid crystal display of this invention. Said active-matrix mold liquid crystal display contains the driver for a data-line drive, and the driver for a gate line drive on the same substrate as a pixel. The data line is carrying out sequential transmission of the video signal incorporated in the sample electrode holder at the pixel. Moreover, the scan signal is impressed to a gate line. TFT2 turned on with the scan signal writes the video signal incorporated by the data line in a liquid crystal cell 3. Liquid crystal is used as dynamic memory here. Generally, since the time constant of liquid crystal is before or after 100ms, if refreshed a period shorter than this, it can hold a signal enough. Moreover, if retention volume is added to liquid crystal capacity and juxtaposition if needed, a maintenance property will improve further. As the method of the configuration of retention volume, there are an approach of preparing the transparence electric conduction film in the bottom of a pixel electrode, a method of putting a pixel electrode on the gate line of the preceding paragraph, the approach of arranging the capacity line of dedication to a gate line or a signal line, and parallel, and making it, etc. .

[0006] Next, the process process of the TFT substrate of the active-matrix mold liquid crystal display of this invention is explained to a detail. <u>Drawing 2</u> and <u>drawing 3</u> express the process sectional view of the TFT substrate of the active-matrix mold liquid crystal display of this invention.

[0007] 500-1500A of channel electric conduction film 10 is formed on the transparence insulation substrate 9. As channel electric conduction film, since the driver for a drive is built in, CMOS structure can be formed and ON / 0FF ratio of TFT use high polycrystalline silicon. the reduced pressure CVD (Chemical Vapor Deposition) which pyrolyzes and deposits a mono silane (SiH4 is called hereafter) at the temperature of 550 degrees C - 650 degrees C as the polycrystalline silicon membrane formation approach - there is law. Furthermore, in order to raise ON current of TFT, after depositing amorphous silicon with plasma-CVD equipment or a low pressure CVD system as precursive film, a silicon crystal can be diameter[ of a large drop ]-ized to 1 micrometers or more by giving heat annealing of 4 hours or more at 550-650 degrees C. In order to diameter[ of a large drop ]-ize a crystal, there is laser annealing, such as an excimer laser and an argon laser, etc. other than heat annealing. Next, after carrying out patterning of said polycrystal silicone film to island shape by the photolithography method, gate dielectric film 11 is formed. When a quartz substrate is used for gate dielectric film as a transparence insulation substrate, by the elevated-temperature dry oxidation which diverted the MOS process, it is precise and a reliable oxide film can be formed. Moreover, a nitride, HTO (High Temperature CVD Silicon Dioxide Film), etc. may be used. Next, the gate line 12 is formed. Polycrystalline silicon is used as a charge of a gate wire rod. However, since sheet resistance of polycrystalline silicon is as high as 20ohms or more, if the lateral number of pixels increases, it will become easy to produce gate scanning-line delay. then further - low - metal wiring of metallic compounds, such as molybdenum silicide [ \*\*\*\* ] (MoSiX is called hereafter) and tungsten silicide (WSiX is called hereafter). chromium (Cr is called hereafter), a molybdenum (Mo is called hereafter), a tungsten (W is called hereafter), etc., etc. may be used Next, the source field 13 and the drain field 14 are formed in self align by ion implantation by using a gate line as a mask. Next, the 1st interlayer insulation film is formed all over a substrate. The 1st interlayer insulation film forms SiO2 film using an ordinary pressure CVD method and tetra-ethoxy silane (TEOS is called hereafter) gas. The plasma-CVD method other than said SiO2 film may be used, and a nitride may be formed. Next, in order to make it flow through the channel conductive layer 10 formed with the data line and polycrystalline silicon, an aperture is opened on the source field 13, and the data line 17 is formed. As an ingredient of the data line, metal wiring of the aluminum (aluminum is called hereafter), Cr. Mo, W, etc., etc. is performed. Although the pixel electrode 19 may be formed in the data line and this layer, since the data line comes to the maximum upper layer, the protection-from-light layer 1 for image display field abandonment cannot be formed on between the data lines. Moreover, if a pixel makes it highly minute, data-line and pixel inter-electrode Rhine - and - tooth space will become severe on a pattern rule, and capacity coupling will become large. Thereby, leakage current becomes large and causes display quality degradation by the lack of contrast. So, in this invention, the data line was embedded in the lower layer from the pixel electrode. It is not necessary to take into consideration the tooth space of a pixel electrode and the data line, it becomes possible to extend a pixel electrode field by this, and the opening aspect product which can make light penetrate can be earned. After carrying out patterning of the data line by the photolithography method, the 2nd interlayer insulation film is formed all over a substrate. As the membrane formation approach of the 2nd interlayer insulation film, it must process at the temperature below the melting temperature of the metal thin film used as a data-line ingredient. Then, when using aluminum for the data line, it is necessary to form an insulator layer at low temperature 450 degrees C or less. Then, an insulator layer is formed in low temperature with plasma TEOS equipment, plasma ozone TEOS equipment, ordinary pressure ozone TEOS equipment, etc. A metal or metallic compounds is deposited by a spatter etc. on said 2nd interlayer insulation film, patterning is carried out by the photolithography method, and the protection-from-light layer 1 is formed. Not only abandonment of the image display field periphery section but protection-from-light layer can shade the data-line and gate line top in an image display field like drawing 3 (c). As said protection-from-light layer, the organic thin film of a black system other than metallic-compounds thin films, such as metal thin films, such as aluminum, Cr, Mo, and W, and MoSiX, WSiX, may be used. Next, it punctures by wet etching or dry etching on the drain field 14, pixel electrode 19 \*\* is formed by the spatter, and patterning is carried out by the photolithography method. As a pixel electrode, the in JUMU stannic-acid ghost (ITO is called hereafter) which is the transparence electric conduction film is used. Even when the process of a protection-from-light layer and a pixel electrode is reverse, it is satisfactory. TFT is formed according to the above process.

[0008] Next, the configuration of the image display field periphery section is explained based on an example. First, two kinds of structures were tried about the protection-from-light layer formed between the sample electrode holder of the data line, and a pixel. The 1st top view and sectional view of structure are shown in <u>drawing 4</u>. <u>Drawing 4</u> (b) expresses the cross section of an A-A'line of <u>drawing 4</u> (a). The 1st interlayer insulation film 16 accumulates on transparence insulation substrate top 9, the data wiring 17 passes on said insulator layer, and a light-shielding film deposits on the 2nd interlayer insulation film 18. Since it forms with a metal or metallic compounds, the data lines may short-circuit through a light-shielding film, and said light-shielding

film may produce the line defect of a lengthwise direction, when the 2nd interlayer insulation film has a defect. Since the data line wires with metals, such as aluminum, it achieves the duty of a protection-from-light layer in itself. Then, as shown in <u>drawing</u> 5 as the 2nd structure, the light-shielding film 1 was formed in island shape by the photolithography method only between the \*\*\*\*\* data lines. This becomes possible about the data lines by the poor insulator layer short-circuiting to protect sharply, and a poor display can be controlled.

[0009] Next, by this example, two kinds of structures were tried also about the protection-from-light layer formed between the driver for a gate line drive, and a pixel. The 1st top view and sectional view of structure are shown in drawing 6. Drawing 6 (b) expresses the sectional view of a C-C'line of drawing 6 (a). The gate line 12 is formed on the transparence insulation substrate 9, the 1st interlayer insulation film 16 and the 2nd interlayer insulation film 18 are formed on said gate line, and it is having structure which formed the light-shielding film 1 at the maximum upper layer. Moreover, since the gate line is embedded in the lowest layer, it may form the metal thin film used with the data line instead of a light-shielding film 1 on the 1st interlayer insulation film (with no illustration). When a defect arises in an interlayer insulation film like the structure of the data line shown by said drawing 4, this structure may short-circuit by gate wiring, and may become a lateral line defect. Then, as shown in drawing 7 as the 2nd structure, between \*\*\*\*\* gate lines, patterning was carried out to island shape by the photolithography method, and the protection-from-light layer 1 was formed. Under the present circumstances, when a gate line uses penetrable ingredients, such as polycrystalline silicon, as shown in drawing 7 (b), the metallic material used with the data line 17 on the 1st interlayer insulation film 16 so that gate \*\*\*\* top 12 might be covered is deposited on island shape. This becomes possible to shade a sacrifice field and the poor display by the 1st interlayer insulation film and the 2nd poor interlayer insulation film can be controlled.

[0010]

[Effect of the Invention] The following effectiveness was acquired by making abandonment of the image display field periphery section on a TFT substrate.

[0011] \*\* Since a protection-from-light field can be extended to the conventional seal field as shown in <u>drawing 10</u>, sacrifice width of face becomes large. Since a leeway is given for the doubling precision at the time of building the liquid crystal display of this invention into modules, such as television, and a video movie, a projector, by this, simplification by the component side and low cost-ization can be attained.

[0012] \*\* Increment in the number of pixels and improvement in a numerical aperture

can be aimed at, without becoming possible to extend the image display field 25 formed in the TFT substrate, and making the appearance size of an active-matrix mold liquid crystal display expand, since a seal field can be formed in the protection-from-light layer 1 upper part on the TFT substrate 26, without forming the protection-from-light layer 27 on an opposite substrate as shown in drawing 12.

## **DESCRIPTION OF DRAWINGS**

# [Brief Description of the Drawings]

[Drawing 1] The flat-surface block diagram of the active-matrix mold liquid crystal display in which the example of this invention is shown.

[Drawing 2] The process sectional view to data-line formation of the pixel TFT of the active-matrix mold liquid crystal display in which the example of this invention is shown.

[Drawing 3] The process sectional view after said drawing 2 of the pixel TFT of the active-matrix mold liquid crystal display in which the example of this invention is shown.

[Drawing 4] The sample electrode holder of the active-matrix mold liquid crystal display in which the example of this invention is shown, and the block diagram between image display fields. (a) is a top view. (b) — A-A' — the sectional view on a line. [Drawing 5] The sample electrode holder of the active-matrix mold liquid crystal display in which the example of this invention is shown, and the block diagram between image display fields. (a) is a top view. (b) — B-B' — the sectional view on a line. [Drawing 6] The block diagram between the driver for a gate line drive of the active-matrix mold liquid crystal display in which the example of this invention is shown, and an image display field. (a) is a top view. (b) — C-C' — the sectional view on a line.

[Drawing 7] The block diagram between the driver for a gate line drive of the active-matrix mold liquid crystal display in which the example of this invention is shown, and an image display field. (a) is a top view. (b) — D-D' — the sectional view on a line.

[Drawing 8] The sectional view of the pixel TFT of the conventional active-matrix mold liquid crystal display.

[Drawing 9] The sectional view of the conventional active-matrix mold liquid crystal display.

[Drawing 10] The sectional view of the active-matrix mold liquid crystal display in

which the example of this invention is shown.

[Drawing 11] The sectional view of the active-matrix mold liquid crystal display in which the example of this invention is shown.

[Description of Notations]

- 1 Protection-from-Light Layer
- 2 TFT Component
- 3 Liquid Crystal Cell
- 4 Clock Signal Input Terminal for Data-Line Drive
- 5 Start Signal Input Terminal for Data-Line Drive
- 6 Video Signal Input Terminal
- 7 Clock Signal Input Terminal for Gate Line Drive
- 8 Start Signal Input Terminal for Gate Line Drive
- 9 Transparence Insulation Substrate
- 10 Channel Conductive Layer
- 11 Gate Dielectric Film
- 12 Gate Line
- 13 Source Field
- 14 Drain Field
- 15 Ion Impurity
- 16 1st Interlayer Insulation Film
- 17 Data Line
- 18 2nd Interlayer Insulation Film
- 19 Pixel Electrode
- 20 Liquid Crystal
- 21 Deflecting Plate
- 22 Opposite Substrate
- 23 Color Filter
- 24 Sealing Compound
- 25 Image Display Field (Pixel)
- 26 TFT Substrate
- 27 Opposite Substrate Side Image Display Field (Color Filter) Periphery Protection-from-Light Layer

\_

[Translation done.]

## (19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号

# 特開平6-175157

(43)公開日 平成6年(1994)6月24日

(51)Int.Cl. <sup>5</sup> G 0 2 F 1/1: 1/1:	33 550	庁内整理番号 9018-2K 9226-2K 7408-2K	FI 技術表示簡
H01L 29/7		9056-4M	H01L 29/78 311 A 審査請求 未請求 請求項の数2(全 7 頁
(21)出願番号	特顧平4-329622		(71)出願人 000002369 セイコーエプソン株式会社
(22)出顧日	平成 4年(1992)12	月9日	東京都新宿区西新宿2丁目4番1号 (72)発明者 村出 正夫 長野県諏訪市大和3丁目3番5号 セイ ーエブソン株式会社内
			(74)代理人 弁理士 鈴木 喜三郎 (外1名)

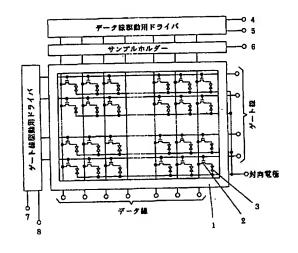
## (54)【発明の名称】 アクティブ・マトリックス型液晶表示装置

## (57)【要約】

【目的】 本発明は、アクティブ・マトリックス型晶表示装置においてTFT基板上の画像表示領域外周部に遮 光層を形成することを目的とする。

【構成】 本発明は、TFT基板上に遮光層1を形成することにより、画像表示領域外周部に見切りを有することを特徴とする。前記遮光層は金属あるいは金属化合物あるいは黒色系有機薄膜を用いることを特徴とする。

【効果】 TFT基板上に遮光層が形成できるため、画像表示領域外周部の遮光層の幅が広がり、モジュールに組み込む際の合わせ精度が低くても良いため、実装の簡略化が図れる。また、対向基板側の画像表示領域(CF)外周部遮光層を形成せずに画像表示領域の面積を広げれば、画素数増加等の高精細化が実現できる。



### 【特許請求の範囲】

【請求項1】透明絶縁性基板上に、薄膜トランジスタ (以下、TFTと称す) 素子を有する画素をマトリック ス状に構成するアクティブ・マトリックス型液晶表示装 置に於いて、TFT基板上に遮光層を形成することによ り、画像表示領域外周部に見切りを有することを特徴と するアクティブ・マトリックス型液晶表示装置。

【 調求項2】前記遮光層は、金属あるいは金属化合物あ るいは黒色系有機薄膜を用いることを特徴とする請求項 1 記載のアクティブ・マトリックス型液晶表示装置。

### 【発明の詳細な説明】

### [0001]

【産業上の利用分野】本発明は、アクティブ・マトリッ クス型液晶表示装置に関する。

### [0002]

【従来の技術】従来、アクティブ・マトリックス型液晶 表示装置の画素スイッチ素子を構成するTFTは、図8 に示すように画素電極19とデータ線17が同層でTF Tを形成していたため、データ線が最上層になり、デー 夕線間に遮光層を形成し画像表示領域外周部に見切りを 20 【0006】次に、本発明のアクティブ・マトリックス 形成することができなかった。よって、図9に示すよう に対向基板22上のカラーフィルター(以下、CFと称 す) 23外周部に遮光層27で見切りを形成していた。 [0003]

【発明が解決しようとする課題】TFT基板26と対向 基板22を貼り合わせる方法として、紫外線照射により シール剤22を硬化させているが、この際、画像表示領 域25に形成しているTFT素子を保護するために対向 基板側から紫外線光を照射する。対向基板上の遮光層 2 化させるためには、対向基板上のCF外周部遮光層27 から対向基板端までシール用の透明絶縁領域を設けなけ ればならない。前記透明絶縁領域により、画像表示領域 外周部の見切りとなる遮光領域面積を拡大することがで きないため、モジュールに組み込む際の合わせ精度が要 求され、実装の簡略化、低コスト化の妨げとなる問題点 を有する。また、TFT基板側の画像表示領域25の拡 大が図れず、画素数の増加や画像表示領域がバックライ トの光を透過する割合である開口率を向上することがで きないといった微細化の妨げとなる問題点をも有する。 [0004]

【課題を解決するための手段】本発明の透明基板上にT FT索子を有する画索をマトリックス状に構成するアア クティブ・マトリックス型液晶表示装置は、TFT基板 上に遮光層を形成することにより、画像表示領域外周部 に見切りを有することを特徴とする。前記遮光層は金属 あるいは金属化合物あるいは黒色系有機薄膜を用いるこ とを特徴とする。

# [0005]

示装置のTFT基板の構成図を、図1に示す。本発明の アクティブ・マトリックス型液晶表示装置のTFT基板 側画素領域外周部に遮光層1を形成することにより、画 像表示領域を明確化している。前記アクティブ・マトリ ックス型液晶表示装置は、データ線駆動用ドライバとゲ ート線駆動用ドライバを画素と同一基板上に内蔵してい る。データ線は、サンブルホルダーに取り込んだビデオ 信号を画素に順次送信している。またゲート線には、走 査信号を印加している。走査信号によりONしたTFT 10 2は、データ線に取り込まれたビデオ信号を液晶セル3 に書き込む。液晶はここではダイナミックメモリーとし て使われる。一般に液晶の時定数は100ms前後であ るから、これより短い周期でリフレッシュすれば十分信 号を保持することができる。また、必要に応じて保持容 量を液晶容量と並列に付加すると保持特性はさらに向上 する。保持容量の構成の仕方としては、透明導電膜を画 素電極の下に設ける方法、前段のゲート線に画素電極を 重ねる方法、専用の容量線をゲート線または信号線と平 行に配置して作り込む方法等がある。

型液晶表示装置のTFT基板の工程プロセスについて詳 細に説明する。図2、図3は、本発明のアクティブ・マ トリックス型液晶表示装置のTFT基板の工程断面図を 表している。

【0007】透明絶縁性基板9上にチャネル導電膜10 を500~1500Å成膜する。チャネル導電膜として は、駆動用ドライバを内蔵するため、CMOS構造が形 成可能でTFTのON/OFF比が高い多結晶シリコン を使用する。多結晶シリコン成膜方法としては、モノシ 7は紫外線光を通さないため、シール剤24を確実に硬 30 ラン(以下、SiH₄と称す)を550℃~650℃の 温度で熱分解して堆積する減圧CVD (Chemica l Vapor Deposition) 法がある。ま た、更にTFTのON電流を向上させるために、前駆膜 としてプラズマCVD装置や減圧CVD装置により非晶 質シリコンを堆積した後、550~650℃で4時間以 上の熱アニールを施すことにより、シリコン結晶を1μ m以上に大粒径化することができる。結晶を大粒径化す るには、熱アニールの他にエキシマ・レーザやアルゴン ・レーザなどのレーザアニール等がある。次に、前記多 40 結晶シリコン膜をフォトリソグラフィ法により島状にパ ターニングした後、ゲート絶縁膜11を形成する。ゲー ト絶縁膜には透明絶縁性基板として石英基板を使用した 場合、MOS工程を流用した髙温ドライ酸化により緻密 で信頼性の高い酸化膜を形成できる。また、窒化膜やH TO (High Temperature CVD S ilicon Dioxide Film) 等を用いて も良い。次にゲート線12を形成する。ゲート線材料と しては、多結晶シリコンを使用する。しかし、多結晶シ リコンはシート抵抗が20Ω以上と高いため、横方向の 【実施例】本発明のアクティブ・マトリックス型液晶表 50 画素数が増大するとゲート走査線遅延を生じ易くなる。

そこで、更に低抵抗なモリブデンシリサイド(以下、M oSiyと称す) やタングステンシリサイド (以下、W Sixと称す)などの金属化合物やクロム(以下、Cr と称す)やモリブデン(以下、Moと称す)、タングス テン(以下、Wと称す)などの金属配線を使用する場合 もある。次に、ゲート線をマスクとして、イオン打ち込 みにより、自己整合的にソース領域13, ドレイン領域 14を形成する。次に、基板全面に第1の層間絶縁膜を 形成する。第1の層間絶縁膜は、常圧CVD法や、テト てSiO<sub>2</sub>膜を成膜する。前記SiO<sub>2</sub>膜の他にプラズマ CVD法を用いて窒化膜を成膜しても良い。次に、デー タ線と多結晶シリコンで形成したチャネル導電層10を 導通させるためにソース領域13上に開孔部を開け、デ ータ線17を形成する。データ線の材料としては、アル ミニュウム (以下、Alと称す) やCr, Mo, Wなど のメタル配線を行う。データ線と同層に画案電極19を 形成してもかまわないが、データ線が最上層にくるた め、データ線間上に画像表示領域見切り用の遮光層1を 形成できない。また、画案が髙精細化してくると、パタ ーンルール上、データ線と画素電極間のライン・アンド ・スペースが厳しくなり、容量カップリングが大きくな る。これにより、リーク電流が大きくなり、コントラス ト不足による表示品質劣化の原因となる。そこで、本発 明ではデータ線を画素電極より下層に埋め込んだ。これ により、画素電極とデータ線のスペースを考慮する必要 がなく、画素電極領域を広げることが可能となり、光を 透過させることができる開口部面積を稼ぐことができ る。データ線をフォトリソグラフィ法によりパターニン グレた後、基板全面に第2層間絶縁膜を成膜する。第2 層間絶縁膜の成膜方法としては、データ線材料として使 用する金属薄膜の溶融温度以下の温度で処理しなければ ならない。そこで、データ線にAlを使用する場合、4 50℃以下の低温で絶縁膜を形成する必要がある。そこ で、プラズマTEOS装置やプラズマ・オゾンTEOS 装置、常圧オソンTEOS装置などで低温に絶縁膜を形 成する。前記第2層間絶縁膜上に金属あるいは金属化合 物をスパッタ法等により堆積し、フォトリソグラフィ法 によりパターニングして遮光層1を形成する。前記遮光 層は、画像表示領域外周部の見切りだけでなく、図3 (c) のように画像表示領域中のデータ線やゲート線上 を遮光することも可能である。前記遮光層としては、A l, Cr, Mo, W等の金属薄膜や、MoSix, WS i y等の金属化合物薄膜の他に、黒色系の有機薄膜を用 いても良い。次に、ドレイン領域14上にウエット・エ ッチングあるいはドライ・エッチングにより開孔し、画 素電極19でをスパッタ法により成膜し、フォトリソグ ラフィ法によりパターニングする。画素電極としては、 透明導電膜であるインジュム・スズ酸化物(以下、IT

3

も問題ない。以上の工程により、TFTを形成する。 【0008】次に、画像表示領域外周部の構成を実施例 に基づいて説明する。最初に、データ線のサンプルホル ダーと画素間に形成する遮光層について 2 種類の構造を 試みた。第1の構造の平面図及び断面図を図4に示す。 図4 (b) は、図4 (a) のA-A 線の断面を表して いる。透明絶縁性基板上9に第1層間絶縁膜16が堆積 し、前記絶縁膜上にデータ配線17が通り、第2層間絶 縁膜18上に遮光膜が堆積される。前記遮光膜は金属あ ラエトキシシラン (以下、TEOSと称す) ガスを用い 10 るいは金属化合物により形成するため、第2の層間絶縁 膜に欠陥がある場合、データ線同士が遮光膜を介してシ ョートし、縦方向の線欠陥を生じる可能性がある。デー タ線は、A1等の金属により配線するので、それ自体、 遮光層の役目を果たす。そこで、第2の構造として図5 に示すように隣あうデータ線間のみに遮光膜1をフォト リソグラフィ法により島状に形成した。これにより、絶 縁膜不良によるデータ線同士がショートするのを大幅に 防ぐことが可能となり、表示不良を抑制できる。

> 【0009】次に、ゲート線駆動用ドライバと画案間に 20 形成する遮光層についても本実施例では、2種類の構造 を試みた。第1の構造の平面図及び断面図を図6に示 す。図6(b)は、図6(a)のC-C´線の断面図を 表している。透明絶縁性基板9上にゲート線12を形成 し、前記ゲート線上に第1層間絶縁膜16と第2層間絶 縁膜18を成膜し、最上層に遮光膜1を形成した構造を している。また、ゲート線は最下層に埋め込まれている ため、第1層間絶縁膜上にデータ線で使用する金属薄膜 を遮光膜1の代わりに形成しても良い(図示なし)。こ の構造は、前記図4で示したデータ線の構造と同様に層 30 間絶縁膜に欠陥が生じた場合、ゲート配線同士でショー トし、横方向の線欠陥になる可能性がある。そこで第2 の構造として図7に示すように隣あうゲート線間にフォ トリソグラフィ法により島状にパターニングして遮光層 1を形成した。この際、ゲート線が多結晶シリコンなど の透過性の材料を用いた場合は、図7(b)に示すよう に第1層間絶縁膜16上に、ゲート線膜上12を覆うよ うにデータ線17で使用した金属材料を島状に堆積す る。これにより、見切り領域を遮光することが可能とな り、第1層間絶縁膜及び第2層間絶縁膜不良による表示 40 不良を抑制できる。

### [0010]

【発明の効果】画像表示領域外周部の見切りをTFT基 板上に作り込むことにより、以下の効果が得られた。

【0011】Φ図10に示すように、従来のシール領域 に遮光領域を広げることができるため見切り幅が広くな る。これにより、本発明の液晶表示装置をテレビやビデ オムービー、プロジェクター等のモジュールに組み込む 際の合わせ精度に余裕ができるため、実装面での簡略 化、低コスト化が図れる。

〇と称す) 等を用いる。遮光層と画素電極の工程は逆で 50 【0012】 ②図12に示すように、対向基板上の遮光

届27を形成せずに、TFT基板26上の遮光層1上部にシール領域を形成できるため、TFT基板に形成した画像表示領域25を広げることが可能となり、アクティブ・マトリックス型液晶表示装置の外形サイズを拡大させることなく、画素数の増加や開口率の向上を図れる。

### 【図面の簡単な説明】

【図1】本発明の実施例を示すアクティブ・マトリック ス型液晶表示装置の平面構成図。

【図2】本発明の実施例を示すアクティブ・マトリック ス型液晶表示装置の画素TFTのデータ線形成までの工 10 程断面図。

【図3】本発明の実施例を示すアクティブマトリックス 型液晶表示装置の画案TFTの前記図2以降の工程断面 図。

【図4】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置のサンブルホルダーと画像表示領域間の構成図。(a)は平面図。(b)はA-A´線上の断面図。

【図5】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置のサンプルホルダーと画像表示領域間の構成図。(a)は平面図。(b)はB-B、線上の断面図。

【図6】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置のゲート線駆動用ドライバと画像表示領域間の構成図。(a)は平面図。(b)はC-C´線上の断面図。

【図7】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置のゲート線駆動用ドライバと画像表示領域間の構成図。(a)は平面図。(b)はD-D´線上の断面図。

【図8】従来のアクティブ・マトリックス型液晶表示装置の画寮TFTの断面図。

【図9】従来のアクティブ・マトリックス型液晶表示装置の断面図。

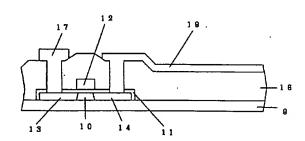
【図10】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置の断面図。

【図11】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置の断面図。

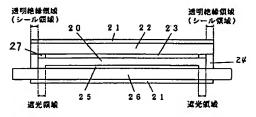
### 【符号の説明】

- 1 遮光層
- 2 TFT案子
- 3 液晶セル
- 4 データ線駆動用クロック信号入力端子
- 10 5 データ線駆動用スタート信号入力端子
  - 6 ビデオ信号入力端子
  - 7 ゲート線駆動用クロック信号入力端子
  - 8 ゲート線駆動用スタート信号入力端子
  - 9 透明絶縁性基板
  - 10 チャネル導電層
  - 11 ゲート絶縁膜
  - 12 ゲート線
  - 13 ソース領域
  - 14 ドレイン領域
- 20 15 イオン不純物
  - 16 第1層間絶縁膜
  - 17 データ線
  - 18 第2層間絶縁膜
  - 19 画案電極
  - 20 液晶
  - 2 1 偏向板
  - 22 対向基板
  - 23 カラーフィルター
  - 24 シール剤
- 30 25 画像表示領域(画素)
  - 26 TFT基板
  - 27 対向基板側画像表示領域(カラーフィルタ
  - 一)外周遮光層

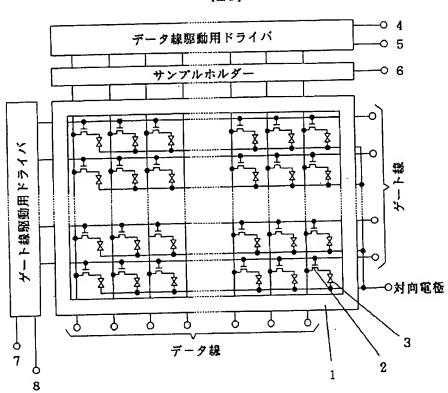
【図8】

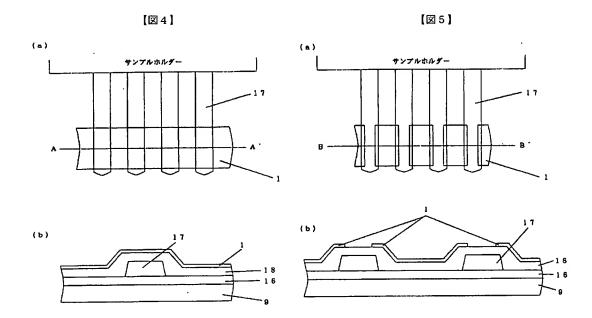


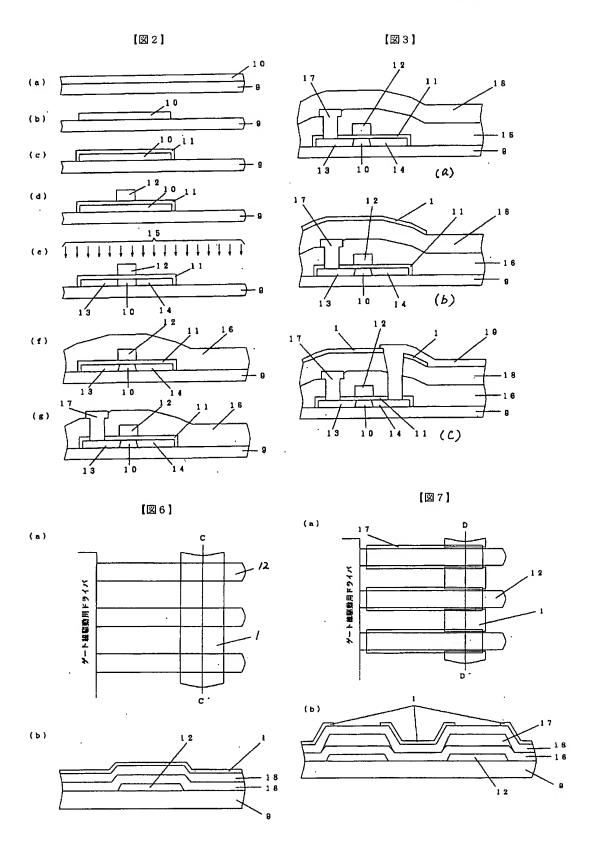
【図9】



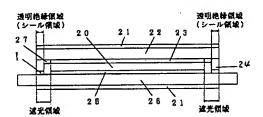
【図1】







[図10]



【図11】

